

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 5 年 3 月 2 3 日

出 願 番 号
Application Number: 特 願 2 0 0 5 - 0 8 3 8 1 1

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

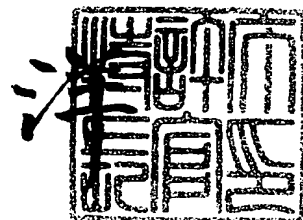
J P 2 0 0 5 - 0 8 3 8 1 1

出 願 人
Applicant(s): 三 菱 電 機 株 式 有 限 公 司

2 0 0 5 年 4 月 2 0 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

小 川



【官 規 則】 付 訂 願
【整理番号】 549248JP02
【提出日】 平成17年 3月23日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 25/18
【発明者】
【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
【氏名】 松尾 浩一
【特許出願人】
【識別番号】 000006013
【氏名又は名称】 三菱電機株式会社
【代理人】
【識別番号】 100089118
【弁理士】
【氏名又は名称】 酒井 宏明
【先の出願に基づく優先権主張】
【出願番号】 特願2004- 92044
【出願日】 平成16年 3月26日
【手数料の表示】
【予納台帳番号】 036711
【納付金額】 16,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9803092

【請求項 1】

高周波半導体と、この高周波半導体を表層接地導体に載置する多層誘電体基板と、この多層誘電体基板の表層の一部および前記高周波半導体を覆う電磁シールド部材とを備える高周波パッケージにおいて、

前記多層誘電体基板に、

前記高周波半導体のバイアス／制御信号用端子に接続され、前記電磁シールド部材の内側に配設される第1の信号ビアと、

前記電磁シールド部材の外側に配設され、バイアス／制御信号用の外部端子に接続される第2の信号ビアと、

第1の信号ビアと第2の信号ビアを接続する内層信号線路と、

前記第1の信号ビア、第2の信号ビアおよび内層信号線路の周囲に配される内層接地導体と、

前記内層接地導体上であって、前記第1の信号ビア、第2の信号ビアおよび内層信号線路の周囲に配される複数のグラウンドビアと、

を備えるとともに、

前記内層信号線路の上面および下面のうちの少なくとも一方の面に、抵抗膜を設けるようにしたことを特徴とする高周波パッケージ。

【請求項 2】

前記抵抗膜は、内層信号線路における第1の信号ビア側の近傍に設けることを特徴とする請求項 1 に記載の高周波パッケージ。

【請求項 3】

前記抵抗膜は、内層信号線路における第2の信号ビア側の近傍に設けることを特徴とする請求項 1 に記載の高周波パッケージ。

【請求項 4】

前記多層誘電体基板は、底面に接地導体が形成されてこの底面に高周波半導体が載置されるキャビティを有し、

前記第1の信号ビアは導体パッドに接続され、この導体パッドが前記高周波半導体のバイアス／制御信号用端子にワイヤで接続され、

バイアス／制御信号用の外部端子は、外部基板とワイヤで接続されていることを特徴とする請求項 1 ～ 3 のいずれか一つに記載の高周波パッケージ。

【請求項 5】

前記複数のグラウンドビアの隣接間隔は、前記高周波半導体で使用する高周波信号の実効波長の略 1 / 2 未満であることを特徴とする請求項 1 ～ 4 のいずれか一つに記載の高周波パッケージ。

【請求項 6】

請求項 1 ～ 5 のいずれか一つに記載の高周波パッケージであって、前記高周波半導体は、周波数変調された送信波を送信処理する送信系回路および目標から反射してくる受信波を受信処理する受信系回路を備える高周波パッケージと、

高周波パッケージとの前記高周波半導体との間で送信波および受信波を入出力する導波管端子と、

高周波パッケージの高周波半導体にバイアス信号を供給し、高周波半導体との間で制御信号を授受し、高周波半導体から出力される送信波を変調制御する外部基板と、

を備えることを特徴とする送受信モジュール。

【請求項 7】

請求項 6 に記載の送受信モジュールと、

前記送受信モジュールの導波管端子を介して入出力される高周波信号を送受信するアンテナと、

前記高周波パッケージの受信系回路の出力を低周波信号に変換する電子回路と、

該電子回路で変換された低周波信号に基づいて目標までの距離、相対速度を演算する信

ついでに、

を備える無線装置。

【発明の名称】 高周波パッケージ、送受信モジュールおよび無線装置

【技術分野】

【0001】

本発明は、マイクロ波帯またはミリ波帯などの高周波帯で動作する高周波半導体を搭載する高周波パッケージ、該高周波パッケージを用いた送受信モジュールおよび無線装置に関し、さらに詳しくは高周波半導体から発生される高周波信号の外部への漏洩を抑止することが可能な高周波パッケージ、該高周波パッケージを用いた送受信モジュールおよび無線装置に関するものである。

【背景技術】

【0002】

従来の無線装置において、例えば車載ミリ波レーダでは、ミリ波帯の電磁波を使用し、前方の車両との距離、相対速度の検知によって、クルーズコントロールや衝突不可避時のドライバーへの被害軽減などの安全性対策に適用されている。このような車載ミリ波レーダでは、送信信号を得るために、低い周波数から逡倍する方式が多いが、この場合、多くの周波数成分がモジュール内に存在するため、所望のEMI特性を満足するのが非常に困難となっている。

【0003】

車載ミリ波レーダにおいて、送受信モジュールは、通常、無線装置用の高周波半導体が搭載された高周波パッケージ、この高周波パッケージにバイアス信号および制御信号を供給する制御／インタフェース基板、および導波管プレートなどを備えて構成されるが、上記のEMI特性を満足させるために、従来は、送受信モジュール全体を金属カバーで覆うよう構成することが多い。

【0004】

しかしながら、送受信モジュール全体を金属カバーで覆うように構成した場合、高価な筐体等が必要となるため、低コスト化のためにも、高周波パッケージ内で、上記のEMI特性を満足するような対策が望まれている。

【0005】

特許文献1では、金属製のベース部材上に、高周波信号用集積回路部品および誘電体基板を実装し、誘電体基板上にマイクロスリップラインを形成し、これらを金属製のフレーム部材および蓋部材で覆うようにしており、ベース部材に実装される高周波信号用集積回路部品は、バイアス端子を介してバイアスが供給される。

【0006】

【特許文献1】 特開2000-31812号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

上記従来技術では、高周波パッケージを金属ベース、金属製フレーム部材、金属の蓋部材で囲むようにしているので、外部への高周波成分の漏洩はある程度は抑制されるが、バイアス端子を介して漏れる高周波成分に関しては、何の対策もされていない。このため、高周波パッケージ内の誘電体基板、バイアス端子に電磁結合した高周波信号がバイアス端子を介してそのまま外部に放射されてしまうという問題がある。

【0008】

本発明は、上記に鑑みてなされたものであって、外部への高周波成分の漏洩を高周波パッケージ内で抑止するようにして、低コストで高周波シールド性能の高い高周波パッケージ、送受信モジュールおよび無線装置を得ることを目的とする。

【課題を解決するための手段】

【0009】

上述した課題を解決し、目的を達成するために、本発明は、高周波半導体と、この高周波半導体を表層接地導体に載置する多層誘電体基板と、この多層誘電体基板の表層の一部

および前記同周波数帯域を伝搬する電磁シールド部材として用いる同周波数バンドにおいて、前記多層誘電体基板に、前記高周波半導体のバイアス／制御信号用端子に接続され、前記電磁シールド部材の内側に配設される第1の信号ビアと、前記電磁シールド部材の外側に配設され、バイアス／制御信号用の外部端子に接続される第2の信号ビアと、第1の信号ビアと第2の信号ビアを接続する内層信号線路と、前記第1の信号ビア、第2の信号ビアおよび内層信号線路の周囲に配される内層接地導体と、前記内層接地導体上であって、前記第1の信号ビア、第2の信号ビアおよび内層信号線路の周囲に配される複数のグランドビアと備えるとともに、前記内層信号線路の上面および下面のうちの少なくとも一方の面に、抵抗膜を設けるようにしている。

【0010】

この発明では、バイアス／制御信号用が伝送される内層信号線路の上面および下面のうちの少なくとも一方の面に、抵抗膜を設けるようにしているため、内層信号線路に結合した高周波信号を表皮効果により抵抗体で吸収させるとともに、バイアス電圧あるいは制御信号は電圧降下なく通過させる。

【発明の効果】

【0011】

この発明によれば、バイアス／制御信号用が伝送される内層信号線路の上面および下面のうちの少なくとも一方の面に、抵抗膜を設けるようにしているため、内層信号線路に結合した高周波信号が表皮効果によって抵抗体で吸収されるとともに、バイアス電圧あるいは制御信号は電圧降下なく通過させることができ、これにより、安価な構成によって信号ビアあるいは内層信号線路、外部端子を経由して高周波信号が高周波パッケージの外部に放射されることを抑止することができる。

【発明を実施するための最良の形態】

【0012】

以下に、本発明にかかる高周波パッケージ、送受信モジュールおよび無線装置の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

【0013】

実施の形態1.

図1～図8に従って本発明の実施の形態1について説明する。図1は本発明を適用する無線装置を構成するレーダ装置1の機能ブロック図を示すものである。まず図1に従って、レーダ装置1の機能的な内部構成について説明する。

【0014】

このレーダ装置1は、ミリ波帯（例えば76GHz）の電磁波を使用し、前方の目標物（車両など）との距離および相対速度を検知する機能を有するFM-CWレーダである。FM-CWレーダは、周波数変調された高周波信号（送信信号）を目標に照射し、目標から反射した信号（受信信号）と送信信号の周波数の差を検出し、その周波数を使って目標までの距離および相対速度を算出するものである。

【0015】

図1において、レーダ装置1は、高周波パッケージ2、高周波パッケージ2内の各種高周波半導体素子を駆動制御する制御回路3、変調回路4を含む送受信モジュール6と、送受信アンテナが形成されたアンテナ7と、外部機器と接続されて各種信号処理を行う信号処理基板8とを備えている。

【0016】

信号処理基板8に搭載された各種半導体回路デバイスは、本レーダ装置1の全体の制御を行う機能を有するとともに、送受信モジュール6から得られるビデオ信号に基づいてFFT（高速フーリエ変換）等の周波数解析処理を行うことにより、目標物との距離及び相対速度などを演算する。

【0017】

変調回路4は、信号処理基板8からの制御信号にあわせ、送信用の周波数変調電圧を出

力する。制御回路は、入力される制御信号（同期クロックなど）に従って動作し、高周波パッケージ2に対しバイアス電圧、MMIC (Monolithic Microwave IC) の制御信号、変調信号などを出力する。

【0018】

高周波パッケージ2は、電圧制御発振器(VCO)30と、電力分配器32と、逡倍器33と、増幅器34と、導波管端子などで構成される送信端子35と、受信端子36と、低雑音増幅器(LNA)38と、ミキサ(MIX)39とを備えている。なお、高周波パッケージ2の大きさは、例えば、10~40mm角である。

【0019】

つぎに、動作について説明する。電圧制御発振器30は周波数変調された高周波信号を出力する。電力分配器32は、電圧制御発振器30の出力を2方向に電力分配する。逡倍器33は、この電力分配器32の一方の出力を受け、その周波数をN倍($N \geq 2$ の整数)に逡倍し、出力する。増幅器34は、逡倍器33の出力を電力増幅し、送信端子35に向けて送信信号を出力する。この送信信号は、例えば導波管などの導波路を介してアンテナ7の送信アンテナに送られ、空間に照射される。

【0020】

アンテナ7の受信アンテナは、目標から反射してくる受信波を受信する。アンテナ7から出力された受信波は受信端子36を介して増幅器38に入力される。増幅器38はアンテナ7からの出力を低雑音増幅する。ミキサ39は、電力分配器32から入力される高周波信号のN倍周波数の信号と増幅器38の出力周波数の和及び差の周波数を有するビデオ信号を信号処理基板8に出力する。信号処理基板8は、ビデオ信号に基づいてFFT(高速フーリエ変換)等の周波数解析処理を行うことにより、目標物との距離及び相対速度などを演算する。演算された目標物との距離及び相対速度は、外部機器に送信される。

【0021】

レーダ装置1は、送受信モジュール6と、信号処理基板8と、信号処理基板8への電源供給線、入出力信号線などを含むケーブル13などを備えている。

【0022】

図2は、送受信モジュール6の構成を示す断面図である。送受信モジュール6は、図2に示すように、図1の送信端子35、受信端子36に接続される導波管16が形成された導波管プレート17を備える。導波管プレート17の下面にはアンテナ7が接続される。また、送受信モジュール6は、導波管プレート17の上面に搭載される高周波パッケージ2と、図1の制御回路3あるいは変調回路4などを構成する電子回路19などが搭載されるモジュール制御基板(制御/インタフェース基板ともいう)21とを備えている。図2においては、高周波パッケージ2の構成要素として、接地されている金属製のキャリア22、多層誘電体基板23およびシールリング24、カバー25などが示されている。

【0023】

図3は高周波パッケージ2の斜視図、図4はカバーを外した状態での高周波パッケージ2の斜視図である。図において、多層誘電体基板23の側面は棚段形状を成しており、棚段の上面には外部端子51が形成されている。図4において、多層誘電体基板23の上面側にはカバー25の取り付け面X1が形成される。また、多層誘電体基板23の上面に面してキャビティ(空洞)X2、X3が形成されている。このキャビティX2、X3内に、更に小さい凹形状のキャビティ40が設けられている。キャビティ40内には、MMIC37が收容され、装着される。

【0024】

つぎに、図5はカバー25を除去した状態での高周波パッケージ2を示す平面図である。図2および図5に示すように、導波管16が形成された導波管プレート17上には、接地されている金属製のキャリア22と、制御回路3および変調回路4などを構成する電子回路19などが搭載されるモジュール制御基板21とが搭載されている。キャリア22にも導波管27が形成され、キャリア22は、フランジ28に形成されたネジ孔26aにネジ26を挿入することによって導波管プレート17に固定されている。キャリア22上に

は、多層誘電体基板23が搭載されており、この多層誘電体基板23の中央部には、1つ
複数（この場合2個）の凹部、すなわちキャビティ40が形成されている。

【0025】

キャビティ40の底面（上面）41上には、図1の高周波パッケージ2内に含まれる復
数の高周波半導体（MMIC）43が収容されている。ここで云う高周波半導体43は、
図1の高周波パッケージ2内に含まれる電圧制御発振器（VCO）30、電力分配器32
、逡倍器33、増幅器34、低雑音増幅器（LNA）38、またはミキサ（MIX）39
の総称である。

【0026】

図5に示すように、一方の（図示上側）キャビティ40には、低雑音増幅器（LNA）
38、またはミキサ（MIX）39などの受信系高周波半導体が収容され、他方の（図示
下側）キャビティ40には、電圧制御発振器（VCO）30、電力分配器32、逡倍器3
3、増幅器34などの送信系高周波半導体が収容されている。

【0027】

多層誘電体基板23上には、高周波半導体43から外部への不要放射をシールドする金
属製の枠形状のシールリング24が搭載され、さらにシールリング24上にはカバー25
が設けられている。シールリング24およびカバー25によって、多層誘電体基板23の
表層の一部および高周波半導体43を覆う電磁シールド部材を構成している。

【0028】

図5に示すように、2つのキャビティ40を画成するためのシールリング24'には、
フィードスルー42が設けられており、上側のキャビティ40に収容されたミキサ（MIX）
39と下側のキャビティ40に収容された電力分配器32との間はフィードスルー4
2およびマイクロストリップ線路45によって接続されている。フィードスルー42は、
信号ピンあるいはマイクロストリップ線路を誘電体で覆うように構成され、これにより各
キャビティ40では気密状態を保持したまま、2つのキャビティ40間で高周波信号が伝
送される。図5において、符号46は、マイクロストリップ導波管変換器である。

【0029】

また、多層誘電体基板23側には、高周波半導体43にバイアス電圧を供給したり、あ
るいは高周波半導体43との間で制御信号を入出力するための導体パッド（以下、バイア
ス／制御信号用パッドという）50が設けられている。高周波半導体43側にも、導体パ
ッド（バイアス／制御信号用端子）49が設けられている。バイアス／制御信号用パッド
50と高周波半導体43の導体パッド49との間、あるいは高周波半導体43とマイクロ
ストリップ線路45との間などは、金などで構成されるワイヤ44によってワイヤボン
ディング接続されている。なお、ワイヤ44による接続に代えて、金属バンプあるいはリ
ボンによってこれらの接続をとるようにしてもよい。

【0030】

シールリング24の外側の多層誘電体基板23上には、外部端子51が設けられている
。外部端子51は、図6に示すように、多層誘電体基板23内に形成された信号ビア65
（信号スルーホール）及び内層信号線路60を介してシールリング24の内側の多層誘電
体基板23上に設けられたバイアス／制御信号用パッド50と電氣的に接続されている。
これらの外部端子51は、図2に示すように、ワイヤ41を介してモジュール制御基板2
1上に形成された外部端子52などに接続されている。

【0031】

ここで、図2に示すように、内層信号線路60には、線路の上面または下面に抵抗膜8
0が付着されており、この抵抗膜80によって、内層信号線路60を介した高周波信号（
不要波）の外部への漏洩を抑制するようにしている。この抵抗膜80に関しては、本発明
の要部であり、後で詳述する。

【0032】

図6は、高周波パッケージ2の多層誘電体基板23内のビア構造（スルーホール構造）
を詳細に示す図である。図6においては、バイアス／制御信号用ビア（以下信号ビアとい

ノリは、口板さで少し、フロントとノリはハッカンノ付さで少ししている。この場合、多層誘電体基板23は、多層誘電体基板23の第1層の中央部が削除されることによって、キャビティ40が形成されている。キャビティ40の底面、すなわち第3層の表面には、表層接地導体としてのグラウンド面53が形成されており、このグラウンド面53に半田または導電性接着剤54を介して高周波半導体43が搭載される。高周波半導体43の下に配置されるグラウンド面53には、グラウンド面53およびキャリア22間を接続する複数のグラウンドビア75aが設けられている。

【0033】

キャビティ40の側壁（多層誘電体基板23の第1層の側壁面）55は、この場合、誘電体が露出された状態にある。多層誘電体基板23の第1層の表層（上面層）には、1～複数のバイアス／制御信号用パッド50が設けられているが、これらバイアス／制御信号用パッド50の周囲の誘電体が露出された部分56以外は、表層接地導体としてのグラウンドパターン57が形成されており、表層を介して多層誘電体基板23の内部に高周波信号が進入することを防止している。

【0034】

多層誘電体基板23の第1層におけるシールリング24の直下近傍には、高周波半導体43から発生する高周波成分をシールドするためのRFシールドビア75bが設けられている。なお、RFシールドビア75bは、紙面に垂直な方向にも複数個並べられている。多層誘電体基板23の第1層中で、キャビティ40の側壁55からRFシールドビア75bが設けられている箇所までの領域をキャビティ側縁部71と呼称する。また、キャビティ側縁部71の表層に設けられるグラウンドパターン57を側縁部表層グラウンドパターンと呼ぶこととする。RFシールドビア75bは、側縁部表層グラウンドパターン57および多層誘電体基板23の内層に形成された内層接地導体70に接続されている。

【0035】

シールリング24の内側に配置されるバイアス／制御信号用パッド50は、1～複数の信号ビア65および1～複数の内層信号線路60を介してシールリング24の外側に配置される外部端子51と接続されている。信号ビア65の周囲には、誘電体を挟んで複数のグラウンドビア75cが配されており、これら複数のグラウンドビア75cによって信号ビア75からの電界をシールドしている。

【0036】

図6においては、内層接地導体70を簡略化して示しているが、内層接地導体70は、基本的には、図7-1～図7-4および図8に示すように、ベタグラウンド層として全ての層間に設けられている。

【0037】

図7-1～図7-4は、図6において左側に配置された2つの信号ビア65の周辺の様子を各層間において示したものである。図7-1（面A）は第1層と第2層との間の状況を示すもので、図7-2（面B）は第3層と第4層との間の状況を示すもので、図7-3（面C）は、第4層と第5層との間の状況を示すもので、図7-4（面D）は、第5層とキャリア22との間の状況を示すものである。

【0038】

図7-1（面A）および図7-2（面B）においては、2つの信号ビア65の周りには、誘電体61を挟んで複数のグラウンドビア75および内層接地導体70が配置されている。図7-3（面C）においては、2つの信号ビア65と、これら2つの信号ビア65間を接続する内層信号線路60とが配置されており、これら信号ビア65および内層信号線路60の周りには、誘電体61を挟んで複数のグラウンドビア75さらには内層接地導体70が配置されている。さらに、内層信号線路60には、外部への高周波成分の漏洩を抑制するための抵抗膜80が付着されており、また内層信号線路60には、先端開放線路83が形成されている。図7-4（面D）においては、信号ビア65および内層信号線路60が配置されておらず、グラウンドビア75および内層接地導体70のみが配置されている。

【0039】

図6は、上層の層の配線パターンの一例を示すものである。図6に示すように、信号ビア65の周りには、誘電体61を挟んで複数のグラウンドビア75さらには内層接地導体70が配置されている。また、内層信号線路60が存在する箇所では、信号ビア65に接続された内層信号線路60の周囲には、誘電体61を挟んで、複数のグラウンドビア75さらには内層接地導体70が配置されている。図8においても、内層信号線路60には、外部への高周波成分の漏洩を抑制するための抵抗膜80が付着されている。

【0040】

ここで、図2～図8に示す本高周波パッケージ2は、以下に示す2つの特徴的な構成(a)、(b)を備えている。

【0041】

(a) 図2、図6～図8に示すように、内層信号線路60の上面および下面のうちの少なくとも一方の面に、抵抗膜80を設ける。これにより、キャビティ40の側壁55あるいはバイアス／制御信号用パッド50の周囲の誘電体56を介して進入して信号ビア65あるいは内層信号線路60に結合した高周波信号を表皮効果により抵抗膜で吸収させるとともに、バイアス用のDC電圧あるいは制御信号用の低中周波信号は電圧降下なく通過させる。このような構成により、信号ビア65あるいは内層信号線路60、外部端子51を経由して高周波信号が高周波パッケージ2の外部に放射されることを抑止する。

【0042】

(b) キャビティ側縁部71における側壁55の近傍に、複数のグラウンドビア（側壁グラウンドビアともいう）81が側壁55に沿った方向（図6の紙面に垂直な方向、以下、奥行き方向という）に並べられて形成される1列の側壁グラウンドビア列82を設ける。そして、この側壁グラウンドビア列82と、信号ビア65を挟んで最短距離にあるRFシールドビア列84（信号ビアから最短距離にあるRFシールドビア75bからなるビア列）との間隔を、高周波パッケージ2内にて使用する高周波信号の実効波長 λ_g の $1/2$ 未満の値として設定している。また、各グラウンドビア列82、84における各グラウンドビアの隣接間隔も $\lambda_g/2$ 未満の値として設定している。これにより、キャビティ40の側壁55への高周波信号の進入を抑圧するとともに、高周波信号の奥行き方向への通過を抑圧する。このため、キャビティ側縁部71内に高周波成分が結合することを抑圧することができ、たとえばバイアス／制御信号用パッド50の周囲の誘電体56さらにはキャビティ40の側壁55などを介して高周波信号が多層誘電体基板23内に進入したとしても、奥行き方向への通過量が小さくなるため、信号ビア65あるいは内層信号線路60への高周波信号の結合を抑圧することができる。したがって、これら信号ビア65、内層信号線路60、外部端子51を経由して高周波信号が高周波パッケージ2の外部に放射されることを抑止することができる。

【0043】

なお、高周波パッケージ2は次のような特徴(c)を兼ね備えていてもよい。

(c) 図6および図7-3に示すように、内層信号線路60には、先端開放線路83を設ける。このような先端開放線路83を設けるようにしているので、キャビティ40の側壁55あるいはバイアス／制御信号用パッド50の周囲の誘電体56を介して信号ビア65あるいは内層信号線路60に結合した高周波信号を先端開放線路83の箇所で反射することができ、これにより高周波信号が先端開放線路83より先まで通過することを抑圧し、外部端子51を介した外部への高周波成分の漏洩を抑止することができる。

【0044】

このように、本高周波パッケージ2においては、上記した特徴的な構成(a)、(b)を備えることにより、本高周波パッケージ2における高周波信号の外部への放射を抑制するようにしている。

【0045】

つぎに、本発明の要部である上記した特徴的な構成(a)について、詳述する。多層誘電体基板23内には、例えば、バイアス／制御信号用パッド50の周囲の誘電体56さらにはキャビティ40の側壁55などを介して高周波半導体43からの高周波成分が進入し

し、信号ビア65あるいは内層信号線路60に高周波成分が電磁結合したとしても、これら高周波成分は表皮効果により、内層信号線路60の表面側に形成された抵抗膜80を流れ、抵抗膜80で吸収される。したがって、内層信号線路60に進入した高周波成分は、抵抗膜80の先まで通過することができなくなり、これにより外部端子51を介したパッケージ外部への高周波成分の漏洩を抑止することができる。なお、内層信号線路60を通過させる必要があるバイアス用のDC電圧あるいは制御信号用の低中周波信号は、内層信号線路60の表層の抵抗膜80を流れるわけではないので、内層信号線路60を電圧降下なく通過させることができる。

【0046】

しかし、本高周波パッケージ2においては、図6～図8に示すように、内層信号線路60の上面のみ、あるいは下面のみ、あるいは両面に高抵抗の抵抗膜80を塗布、付着するようにしている。したがって、信号ビア65あるいは内層信号線路60に高周波成分が電磁結合したとしても、これら高周波成分は表皮効果により、内層信号線路60の表面側に形成された抵抗膜80を流れ、抵抗膜80で吸収される。したがって、内層信号線路60に進入した高周波成分は、抵抗膜80の先まで通過することができなくなり、これにより外部端子51を介したパッケージ外部への高周波成分の漏洩を抑止することができる。なお、内層信号線路60を通過させる必要があるバイアス用のDC電圧あるいは制御信号用の低中周波信号は、内層信号線路60の表層の抵抗膜80を流れるわけではないので、内層信号線路60を電圧降下なく通過させることができる。

【0047】

このように、内層信号線路60に抵抗膜80を形成するようにしているので、高周波信号は表皮効果によって抵抗膜80で吸収されるようになり、これにより高周波パッケージ単体で、高周波信号の放射レベルの抑圧を行うことができる。

【0048】

なお、抵抗膜80は、内層信号線路60の全長に亘って形成するようにしてもよいし、図8に示すように、内層信号線路60の信号入力側、あるいは信号出力側、あるいは信号入出力側などの一部に接着するようにしてもよい。

【0049】

信号入力側とは、内層信号線路60において、バイアス／制御信号用パッド50側に接続された信号ビア65に近い方の領域をいい、信号出力側とは、内層信号線路60において、外部端子51側に接続された信号ビア65に近い方の領域をいっている。抵抗膜80を信号入力側に配した場合は、高周波信号の外部への漏れを入口で抑えることができ、パッケージ内層への高周波信号の拡散を防ぐことができる。また、抵抗膜80を信号出力側に配した場合は、高周波信号の外部への漏れを出口で抑えることができ、確実に高周波信号の漏れを抑えることができる。また、抵抗膜80を一部に塗布する場合は、塗布材の削減効果があるとともに、塗布材と隣接線路との短絡を防ぐようにマスク処理したり、レジストを余計に塗布したり、線路間隔を精密に制御して配線パターンを作ったりする煩雑な手間を軽減することができるという効果もある。

【0050】

このようにこの実施の形態1によれば、上記した特徴的な構成(a)、(b)を備えるようにしており、高周波パッケージ2の内部で高周波成分のシールド処理を確実に行うことができ、これにより高周波パッケージの外部への高周波成分の漏洩を確実に抑圧することができる。したがって、低コストで高周波シールド性能の高い高周波パッケージ、送受信モジュールさらには無線装置を実現することができる。

【0051】

なお、上記実施の形態1では、多層誘電体基板23内に形成したキャビティ40内に高周波半導体43を収容する構成の高周波パッケージ2に本発明を適用するようにしたが、本発明は、キャビティ40を持たない多層誘電体基板23の表層に高周波半導体43を搭載するような構成の高周波パッケージ2にも適用することができる。

【0052】

実施の形態2.

この発明の実施の形態2を図9にしたがって説明する。実施の形態3は、フリップチップ実装の高周波半導体(MMIC)90を搭載する高周波パッケージ91に、本発明を適用するようにしている。

【0053】

図9に示すフリップチップ実装の高周波半導体90は、その底面に多数の bumps 92を

有しており、これらハンソックを介して同周波数帯域の多層誘電体基板との間で接続する。92aは信号パンプ、92bはグラウンドパンプである。

【0054】

接地されたキャリア22上には、多層誘電体基板23が形成されている。多層誘電体基板23上には、前述のシールリング24およびカバー25が形成されており、これらシールリング24およびカバー25によって高周波半導体90がシールドされている。高周波半導体90は、多層誘電体基板23の表層に設けられた導体パッド94にフリップチップ実装される。多層誘電体基板23の各層には、実施の形態1で示した図6の高周波パッケージ2と同様、表層接地導体93、内層接地導体70および内層信号線路60が適宜形成されており、内層接地導体70、表層接地導体93およびキャリア22などの間をグラウンドビア75で接続している。また信号パンプ92aと外部端子51との間は、信号ビア65および内層信号線路60によって接続されている。

【0055】

この実施の形態2においても、内層信号線路60の信号入力側に抵抗膜80aを形成し、内層信号線路60の信号出力側に抵抗膜80bを形成するようにしており、高周波信号は表皮効果によって抵抗膜80a、80bで吸収される。したがって、信号ビア65あるいは内層信号線路60、外部端子51を経由して高周波信号が高周波パッケージ2の外部に放射されることが抑止される。

【産業上の利用可能性】

【0056】

以上のように、本発明にかかる高周波パッケージ、送受信モジュールおよび無線装置は、ミリ波帯、マイクロ波帯の電磁波を用いた無線装置に使用し、その低価格化に有用である。

【図面の簡単な説明】

【0057】

【図1】この発明を適用するFM-CWレーダの機能ブロック図である。

【図2】送受信モジュールの構成を示す断面図である。

【図3】実施の形態1の高周波パッケージの斜視図である。

【図4】実施の形態1の高周波パッケージのカバーを外した状態の斜視図である。

【図5】実施の形態1の高周波パッケージの平面図である。

【図6】実施の形態1の高周波パッケージの多層誘電体基板のビア構造を詳細に示す断面図である。

【図7-1】図6の多層誘電体基板の面Aの状態を示す図である。

【図7-2】図6の多層誘電体基板の面Bの状態を示す図である。

【図7-3】図6の多層誘電体基板の面Cの状態を示す図である。

【図7-4】図6の多層誘電体基板の面Dの状態を示す図である。

【図8】内層信号線路、内層接地導体、グラウンドビア、信号ビアなどの配置パターン例を示す平面図である。

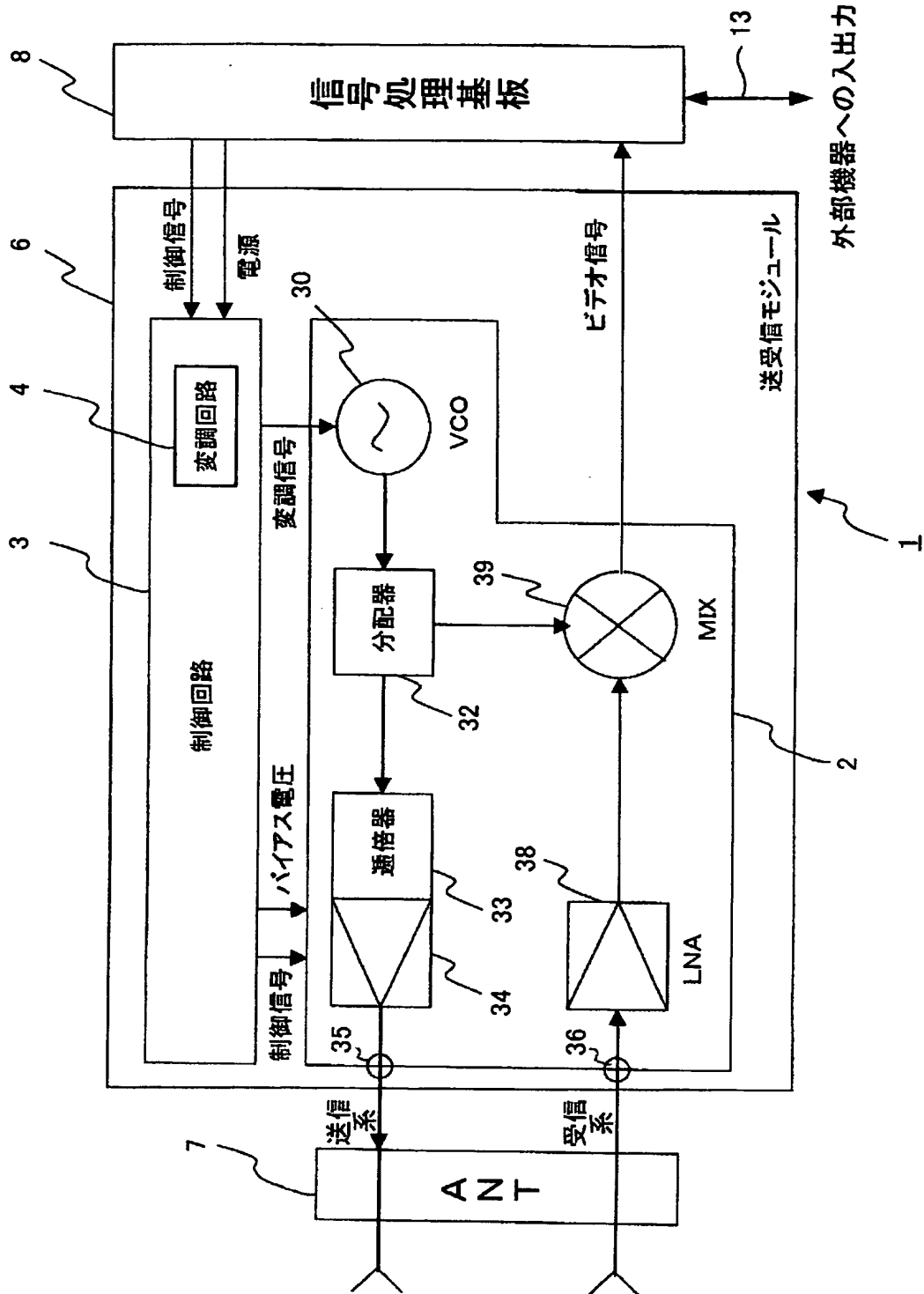
【図9】実施の形態2の高周波パッケージを示す断面図である。

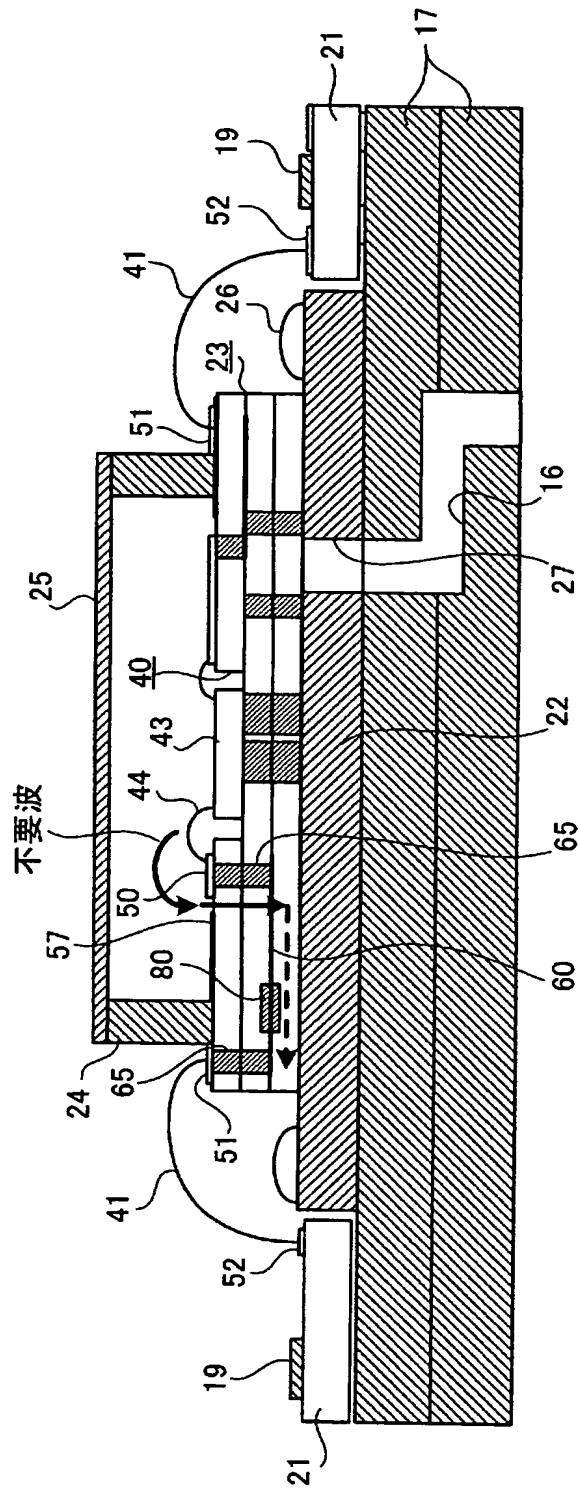
【符号の説明】

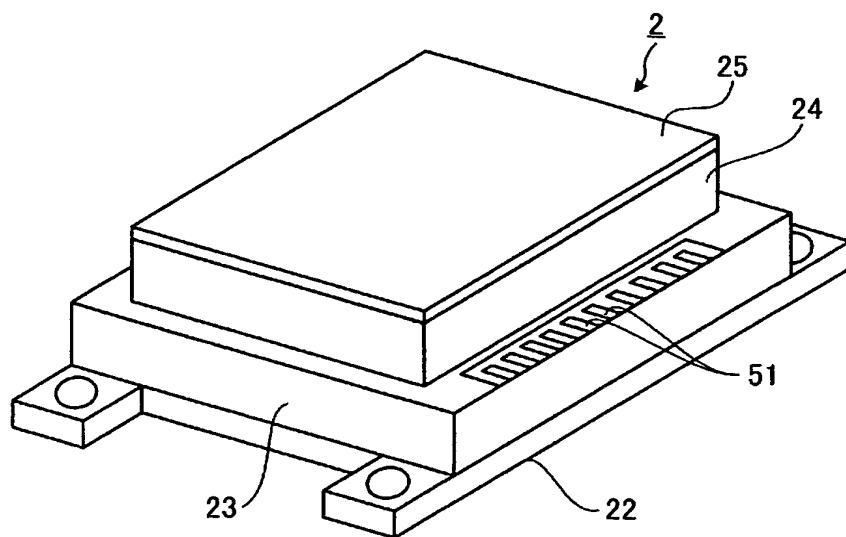
【0058】

- 1 無線装置
- 2, 2', 91 高周波パッケージ
- 3 制御回路
- 4 変調回路
- 6 送受信モジュール
- 7 アンテナ
- 8 信号処理基板
- 10 ケーシング
- 12 レドーム

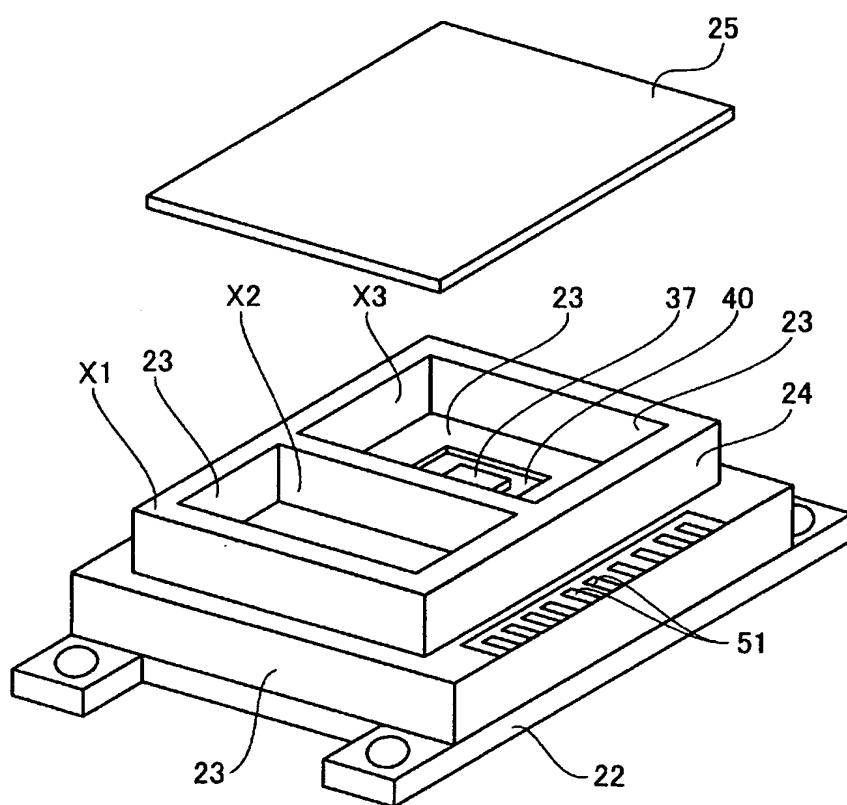
1 3 ノーノル
1 4 コネクタ
1 6 導波管
1 7 導波管プレート
2 1 モジュール制御基板
2 2 キャリア
2 3 多層誘電体基板
2 4 シールリング
2 5 カバー
2 7 導波管
3 0 電圧制御発振器
3 2 電力分配器
3 3 逡倍器
3 5 送信導波管端子
3 6 受信導波管端子
3 7 MMIC
3 9 ミクサ
4 0 キャビティ
4 1, 4 4 ワイヤ
4 2 フィードスルー
4 3, 6 6 高周波半導体
4 5 マイクロストリップ線路
5 0 バイアス／制御信号用パッド
5 1, 5 2 外部端子
5 3 グランド面
5 5 側壁
5 6, 6 1 誘電体
5 7 側縁部表層グラウンドパターン
6 0 内層信号線路
6 5 信号ビア
6 5 内層信号線路
7 0 内層接地導体
7 1 キャビティ側縁部
8 0, 8 0 a, 8 0 b 抵抗膜
8 1 側壁グラウンドビア
8 2 側壁グラウンドビア列
8 3 先端開放線路
8 4 グラウンドビア列（シールドビア列）
9 0 高周波半導体
9 2 パンプ

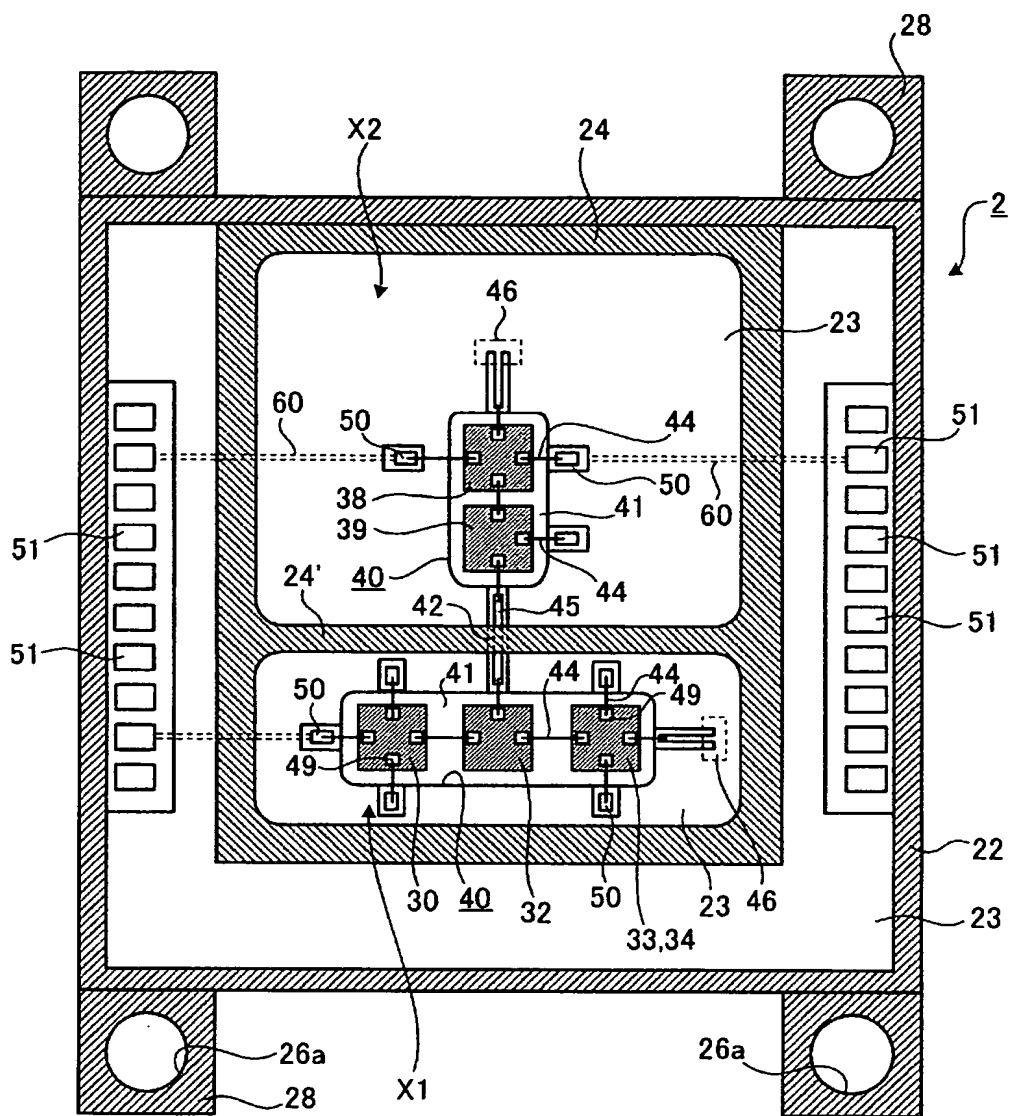


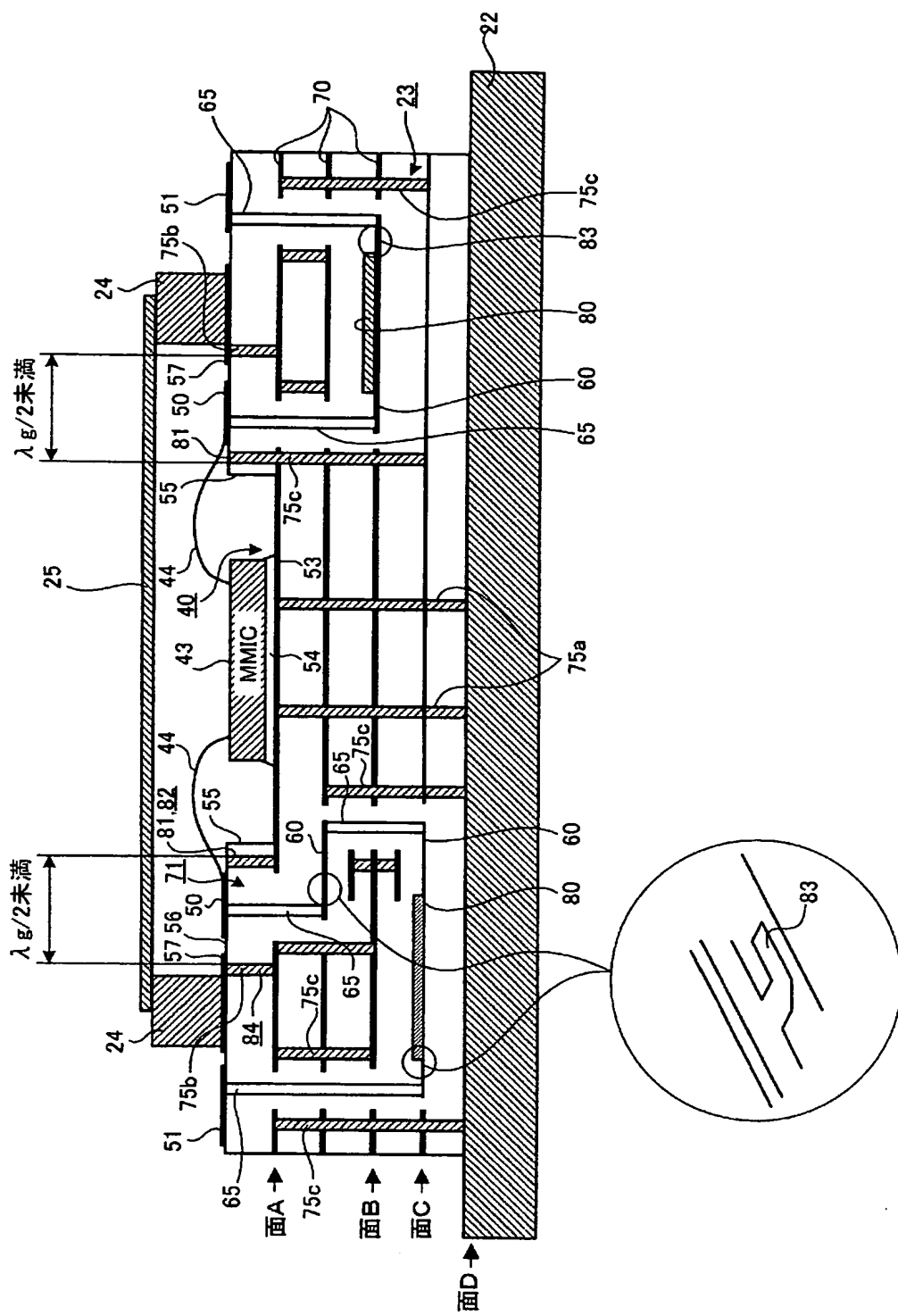


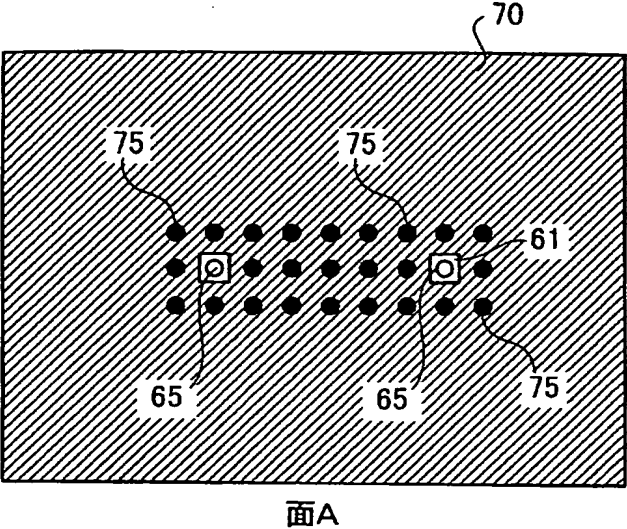


【图 4】

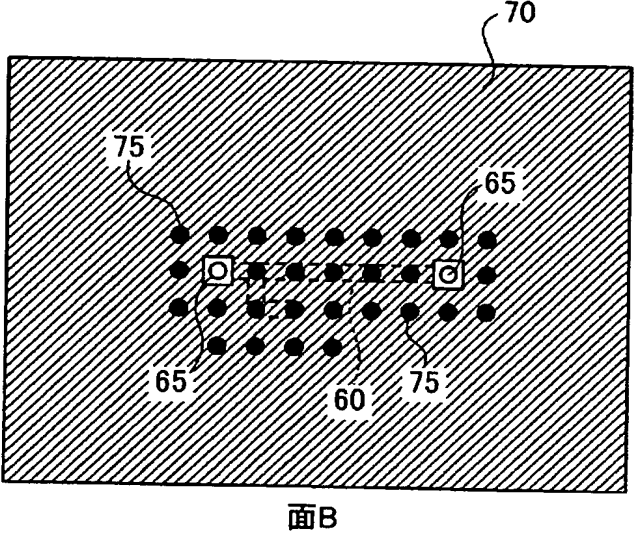


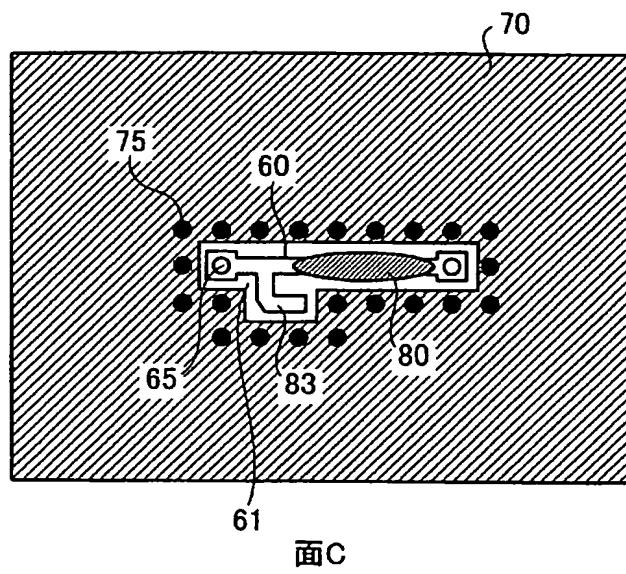




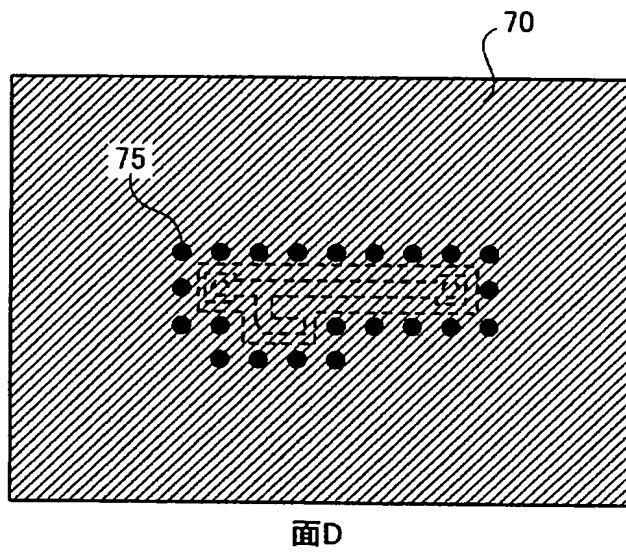


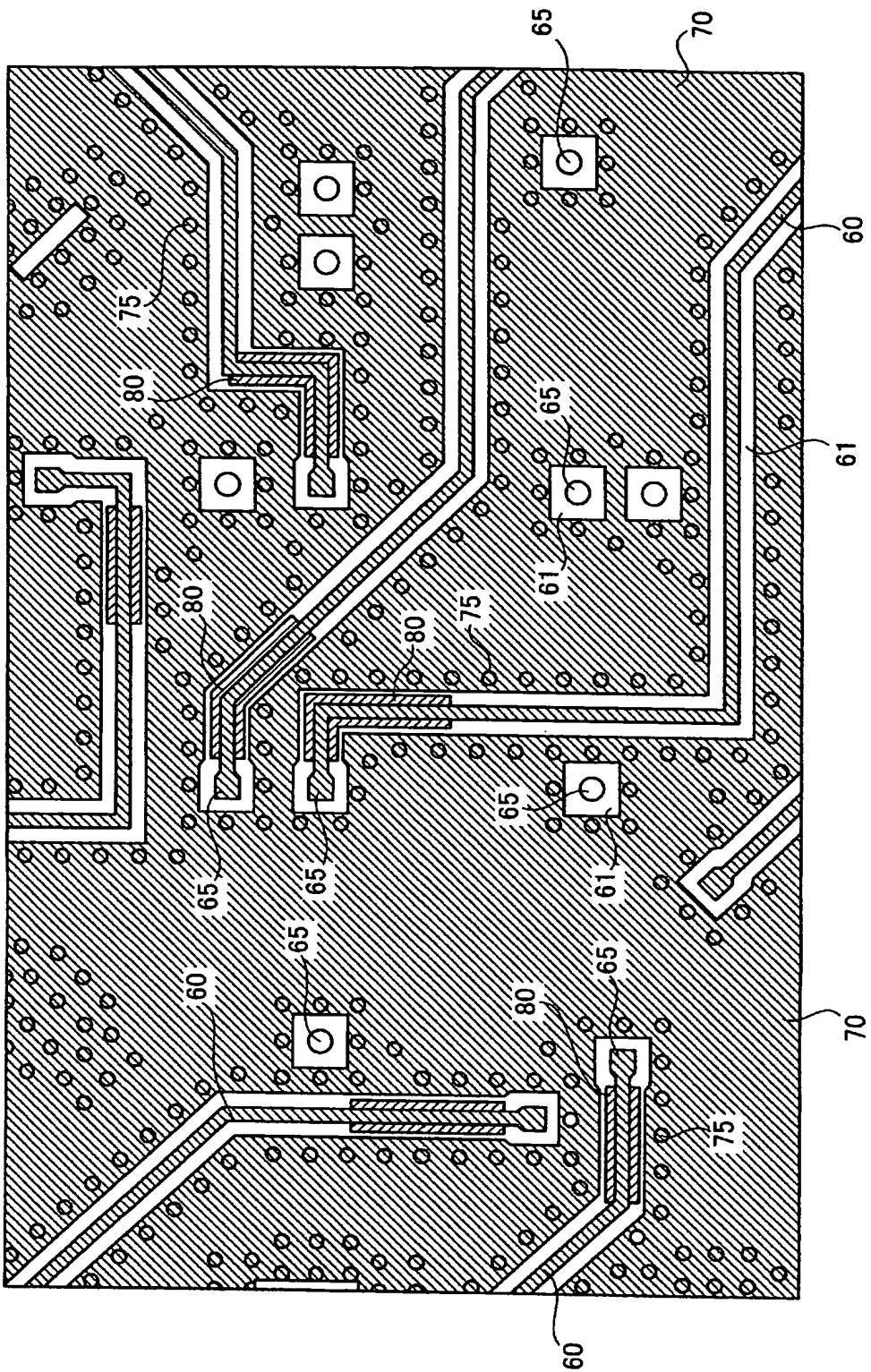
【图 7 - 2】





【图 7 - 4】





【要約】

【課題】 外部への高周波成分の漏洩を高周波パッケージ内で抑止するようにして、低コストで高周波シールド性能の高い高周波パッケージ、送受信モジュールおよび無線装置を得ること。

【解決手段】 多層誘電体基板 23 に、高周波半導体 43 のバイアス／制御信号用端子に接続され、電磁シールド部材 24、25 の内側に配設される信号ビア 65 と、電磁シールド部材 24、25 の外側に配設され、バイアス／制御信号用の外部端子 51 に接続される信号ビア 65 と、これら信号ビア 65 間を接続する内層信号線路 60 と、信号ビア 65、内層信号線路 60 の周囲に配される内層接地導体 70 と、内層接地導体 70 上であって、信号ビア 65、内層信号線路 65 の周囲に配される複数のグランドビア 75 を備えるとともに、内層信号線路 60 の上面および下面のうちの少なくとも一方の面に、抵抗膜 80 を設ける。

【選択図】

図 6

、

0 0 0 0 0 6 0 1 3

・ 19900824

新規登録

5 9 1 0 3 1 9 2 4

東京都千代田区丸の内 2 丁目 2 番 3 号

三菱電機株式会社

、

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/005432

International filing date: 24 March 2005 (24.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2005-083811
Filing date: 23 March 2005 (23.03.2005)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse